



테크니컬
시리즈
TECHNICAL
SERIES

FED 기술강좌 (Ⅲ)

FEA(Field Emitter Array) 기술

본 강좌의 제 1~2 회에서는
진공 마이크로 일렉트로닉스라는
학문 분야의 기술적인 해설을 다루었다.
이번 호부터는 이러한 진공 마이크로 일렉트로닉스 기술의
응용 분야들 중 가장 핵심임과 동시에
본 강좌의 주제인 FED 관련 기술을 다루고자 한다.
제 3 회에서는 향후의 평판 표시기(Flat Panel Display: FPD)
분야에 있어서 FED 기술이 왜 중요한가?
FED는 어떻게 동작하는가?
아울러 FED 기술을 구성하는 네 가지 핵심 기술들
(FEA 기술, 형광체 기술, 진공 실장 기술, 구동 회로 기술) 중의 하나인
FEA 기술의 개발 동향은 어떠한가?..
등을 살펴보기로 한다.
(편집자주)

주병권 · 오명환 / KIST 정보표시소자 연구실

차세대 전략품목으로서의 FED

디스플레이 시장은 반도체 산업을 바탕으로 한 분야에 있어서 성장속도가 가장 빠른 분야들 중의 하나이다. 캘리포니아에 있는 전문 컨설팅 회사인 O'Mara and Associates사는 디스플레이 시장의 규모가 금세기 내에 140억불을 넘을 것으로 예측하고 있다. 심지어 현재 상황만 보더라도 일본의 MITI

의 보고서는 LCD 시장이 매월 5억불에 이르는 것으로 발표하고 있다.

이와 같은 거대한 디스플레이 시장은 일본의 LCD(Liquid Crystal Display) 제조업체들이 대부분 독점하고 있으며, 같은 기술 선진국인 미국만 보더라도 그 시장 점유율은 2~3% 정도로 내부 수요조차도 충족시키지 못하고 있는 실정이다.

일부 미국 기업들은 일본 업체들과의





기술적 제후를 원하고 있지만, 과연 그들이 손을 잡아줄지는 미지수다.

미국 기업들이 이와 같은 열세를 만회할 수 있을 만한 보다 경쟁력있는 기술 분야를 도출할 수 있을까? 이러한 물음은 한국에 대해서도 그대로 적용될 수 있다.

현재 일본의 투자 패턴을 보면 AMLCD(Active Matrix LCD) 기술로 향후 10년간은 독주할 태세이다. 그러나 만일 가격과 성능면에서 AMLCD와 겨룰 만한 새로운 품목이 개발된다면, 일본만이 지니고 있는 청사진을 공유 내지는 선점할 수 있을 것이다.

이러한 전략 품목이 바로 FED로서 원대한 목표를 향한 그 첫 걸음이 시작되고 있다.

AMLCD에 대한 FED의 도전

평판 표시기(Flat Panel Display : FPD)는 기존의 CRT가 차지하는 공간과 소모전력을 줄일 수 있다는 단순한 매력도 있지만, 아울러 그 자체의 용도도 더욱 급속히 확장되고 있다.

예를 들어 노트북 컴퓨터만 하더라도 현재 PC 시장에서 가장 빠르게 성장하고 있는 품목으로 이는 FPD가 있기에 가능함은 물론이다.

멀지 않은 장래에 로봇이나 위성 기기 등과 같은 문화 및 군사적 응용 기기들은 사용자와의 원활한 통신을 위해 휴대용과 효율이 높고 고성능인 FPD를 반드시 필요로 할 것이다.

현재 FPD 시장을 선도하고 있는

AMLCD의 경우, 연구개발에 막대한 자금을 투자하였음에도 불구하고 몇 가지의 치명적인 약점을 해결하지 못하고 있다.

즉, 유리 기판상에 형성된 비정질 혹은 다결정 실리콘 위에 제조되므로 응답속도가 느릴 수밖에 없다. 아울러 제조공정이 복잡하며, 수율 또한 의문의 여지가 남아 있는 상태이다.

또한, 후면 광원으로부터 생성된 빛의 90~97% 정도가 손실되어 광 효율이 매우 낮으며, 태양빛 아래에서 영상이 선명하지 못할 뿐만 아니라 시야각에도 문제가 있다.

이러한 약점들은 비행기나 자동차 등에 응용하고자 할 경우 매우 치명적이다.

상술한 상황에서 FED가 AMLCD를 대체할 수 있는 강력한 후보군에 속해 있다는 점은 매우 자명하다.

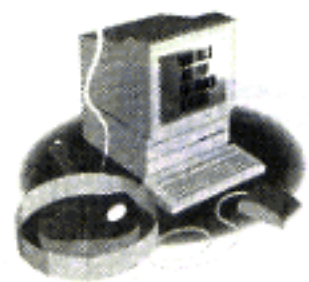
이론적 측면에서만 본다면, FED는 AMLCD에 비해 상대적으로 간단한 제조공정, 낮은 가격, 높은 휘도, 넓은 시야각, 그리고 낮은 소모전력 등의 장점

(표 1) FED와 AMLCD의 성능 비교 (1)

항 목	품 목	FED(목표치)	AMLCD(기존 제품)
두께		6 ~ 10 mm (1996)	23 mm
무게		< 0.20 kg (1996)	0.33 kg
대비율		> 100 : 1	60:1 ~ 100:1
시야각		> 80°	±60°
최대 휘도		> 200 Cd/m ²	60 Cd/m ²
60 Cd/m ² 시 소모 전력		< 1 W	4 W
동작 온도 범위		-50 ~ +80 °C	0 ~ +50 °C

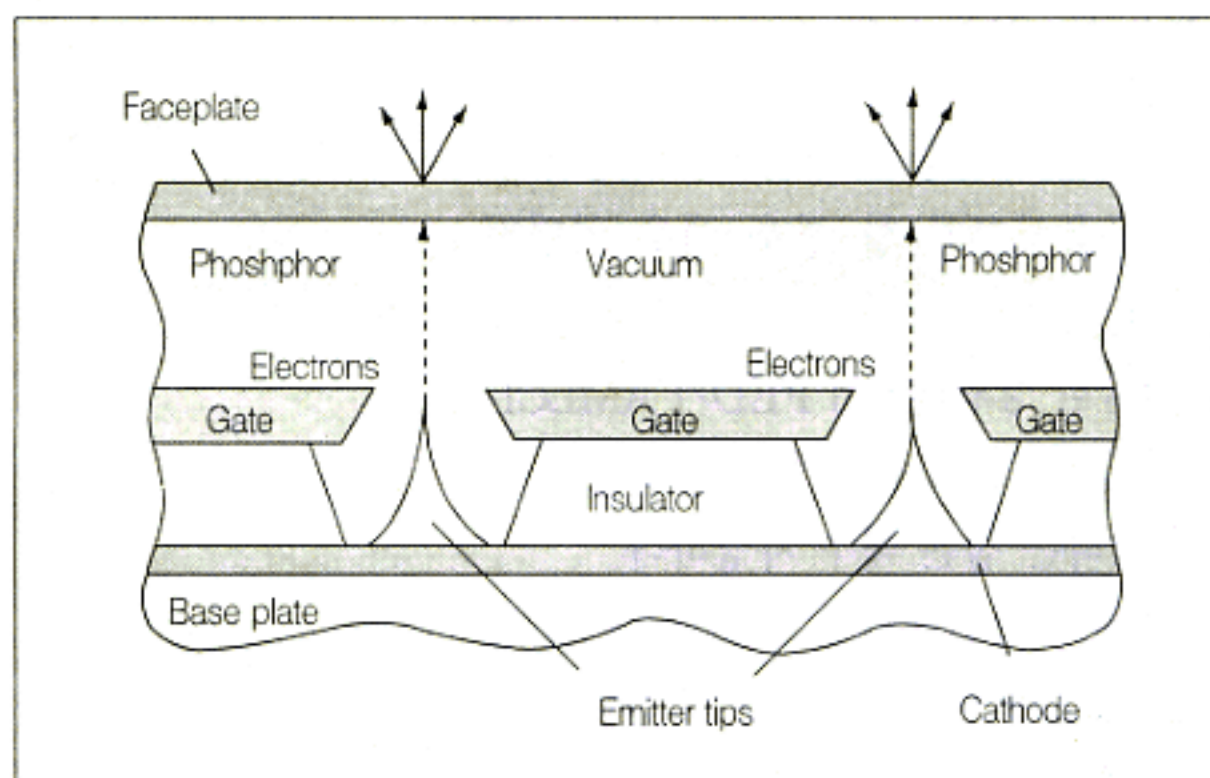
* 약간 어두운 정도의 밝기를 고려한 것임.

** 기존의 노트북 용 AMLCD와 향후 FED가 가능한 정도를 비교한 것임.



을 지닐 수 있을 것으로 판단된다(표 1 참조).

AMLCD와는 달리 FED는 컬러 형광체를 사용하여 스스로 빛을 발생시킬 수 있다. 그러므로, 복잡하고 전력소모가 큰 후면광원 및 필터를 필요로 하지 않는다. 아울러 FED의 경우 문자 표시를 위해서는 픽셀의 5% 정도를 사용하며, 비디오 영상의 경우에도 ON time이 20% 정도이므로 AMLCD에 비해 소모전력이 적다는 것은 매우 자명하다.



(그림 1) FED 픽셀의 단면 구조(1)

FED의 동작 원리

근본적으로 FED는 기존의 CRT(Cathode Ray Tube)와 유사한 방식으로 동작한다. 즉, 음극으로부터 전자들이 방출되어 투명한 기판상에 형성되어 있는 형광체에 충돌함으로써 광을 발생하게 된다.

이러한 음극발광 과정은 빛을 생성하는 효과적인 방법들 중의 하나로서 매우 잘 알려져 있다.

CRT의 경우 단 하나의 전자총을 가지며, 스크린까지의 거리가 멀어 스크린의 크기가 증가할수록 튜브의 부피와 무게도 증가하게 된다.

반면에, FED에 있어서는 각각의 픽셀이 별도의 전자총들을 갖는데 이들은 마이크로 팁의 어레이들로 구성된다(그림 1 참조).

게이트에 걸리는 정전압에 의해 이들 전자총으로부터 전자가 방출되어 보다 강한 정전압이 걸려있는 형광체쪽으로 가속, 충돌한다.

Fowler-Nordheim 이론에 따르면, 방출 전류(이는 FED 동작시 휘도에 관계됨)는 방출 재료의 일함수에 강하게 의존한다.

또한, 방출표면의 청결도와 균일도도 매우 중요하다. 즉, FED 공정에 이용되는 재료들은 최선의 청결도를 유지하여야 한다.

기존의 형광체 재료인 황(sulfur)이 방출 소자에 도포되면 팁의 손상이 일어나므로 FED용 저전압 형광체로서 황 성분이 없는 형광 재료들, 예를 들어 Y_2SiO_5 (yttrium oxysilicate) 등이 거론되고 있다.

한편, 대부분의 FED는 고 진공 수준 (10^{-7} torr 정도) 상태로 유지됨으로써 방출 전자들의 평균 자유 행정을 늘리고, 팁의 물리 화학적 오염이나 손상을 방지할 수 있어야 한다. 스크린의 면적이 증가하게 되면 이러한 고 진공하에서는 휘 현상이 일어나므로 CRT에 사용되는 높은 중량의 유리를 사용하거나 혹은 일정한 거리마다 스페이서를 위치



시켜야 한다. 따라서 두께를 최소화하기 위해서는 스페이서를 사용하는 것이 바람직하며, 이 또한 중요한 연구대상이 되고 있다.

이상으로부터 알 수 있듯이 FED를 구현하기 위한 핵심 기술들은 고성능 FEA 기술, 저전압 형광체 기술, 그리고 고 진공 실장 기술들로 명료하게 분류될 수 있다.

이외에도 FED를 동작시키기 위한 구동회로 기술도 추가되어야 하나 이는 기존의 FPD 기술과 함께 활발히 연구되어 온 분야라 비교적 덜 생소한 분야에 해당된다. 이들 중에서 가장 기본적인 면에서도 중요하다고 볼 수 있는 부분이 FEA 기술인데, 현재 주로 연구되고 있는 FEA 기술을 방출부 재료 측면에서 살펴본다면, 금속 팁 FEA, 실리콘 팁 FEA, 그리고 다이아몬드 FEA로 세

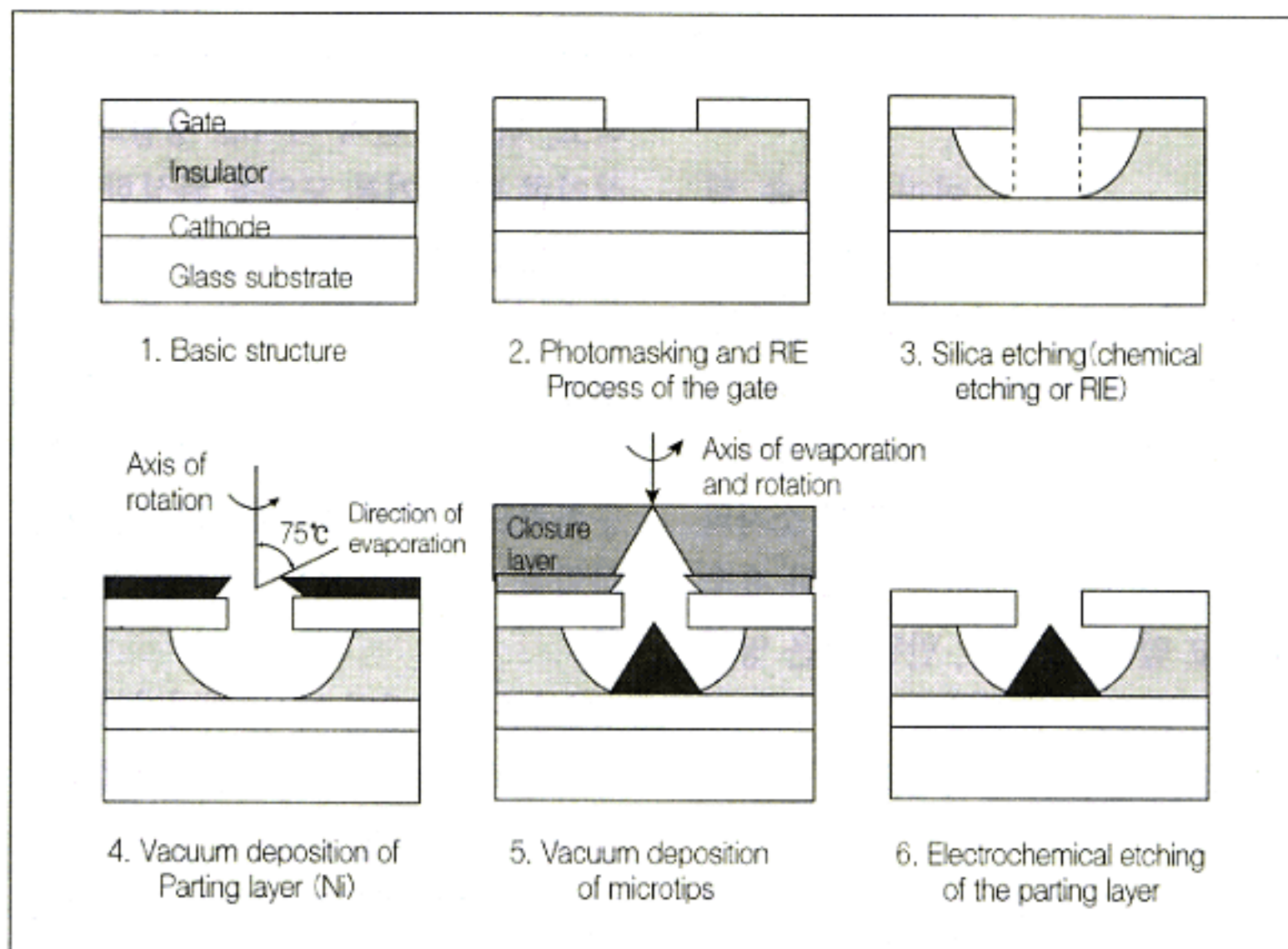
분할 수 있다.

금속 팁 FEA

미국의 SRI(Stanford Research Institute)의 C.A.Spindt 연구진에 의해서 고안된 최초의 FEA는 몰리브덴 팁을 사용한 것으로서 현재에 이르기까지 여전히 FED의 핵심 기술이 되고 있다. 이러한 Spindt형 FEA의 제조공정을 간단히 설명하면 다음과 같다.(그림 2 참조)

즉, 음극용 전극이 형성된 실리콘이나 유리 기판상에 게이트 절연막과 게이트 전극용 금속막을 순차적으로 증착한 뒤, 게이트 홀을 패터닝한다.

이후 게이트 절연막을 식각하게 되면, 측면 식각이 함께 일어나면서 게이트 부분이 정의된다.



(그림 2) Spindt 형 금속 팁 FEA의 제조 공정(1)



다음으로 희생층으로 이용될 막(주로 니켈이나 알루미늄 등)이 증착되는데, 이 때에는 게이트 절연막의 측면 부분이 도포되는 것을 방지하기 위하여 증착이 일어나는 동안 기판을 일정한 입사각을 가지도록 기울인 뒤 회전시킨다.

다음으로, 팁 물질로 사용될 폴리브덴

이 기판에 대해 수직방향으로 증착되며, 증착 과정 중에 게이트 공동의 내부로부터 뿔쭈한 모양의 팁이 성장되는데 이는 공동이 막힐 때까지 계속 자라게 된다.

최종적으로 희생층을 제거하면 위에 덮인 폴리브덴층이 함께 제거되어 FEA가 완성된다.

이러한 금속 팁

FEA는 매우 넓은

영역에 걸쳐 형성되며, 한 픽셀 내에 수백 개의 팁이 존재한다. 이 들 중의 일부에 손상이 가도 FED의 밝기에는 큰 차이가 없으며, 이러한 점이 소자의 수율 및 생산성을 높이는 중요한 요소가 되고 있다. 그러나, 만일 넓은 영역에 걸쳐 FEA가 균일하지 못하다면, 이는 휘도의 분포를 불균일하게 할 소지가 있다.

이러한 금속 팁 FEA는 현재 FED에 가장 유용하게 적용되는 기술로서 프랑

스의 PixTech사는 금년 5월에 미국의 San Diego에서 개최된 SID '96 전시회에서 이를 이용한 10인치급의 컬러 표시기 시제품을 선보인 바 있다.

또한, 미국의 Raytheon사도 CRT의 뒤를 이어 금속 팁을 이용한 FED의 개발에 적극적으로 나서고 있는데, 항공기에 응용할 수 있는 고휘도의 제품을 선보이고 있다.

실리콘 팁 FEA

실리콘 재료는 FED 기술에 있어서 또 다른 매력이 있는 분야이다. 실리콘 팁을 갖는 FEA의 제조공정에는 여러 가지가 있지만 그들 중 lift-off 공정을 이용하는 방법이 가장 대표적이라 볼 수 있다(그림 3 참조).

제조공정을 살펴보면, 먼저 실리콘 기판상에 식각 마스크로 사용될 열 산화막을 성장시킨 뒤, 산화막을 패터닝하고, 뒤이어 건식 식각을 행함으로써 실리콘 팁의 기본 모양을 완성한다.

다음으로 재 열산화 공정을 행하여 잔류한 실리콘을 뿔쭈하게 함과 동시에 희생층으로서 작용하도록 한다. 뒤이어 게이트 절연막과 게이트 전극용 금속막을 순차적으로 증착시킨 뒤, 희생층인 산화막을 제거함으로써 소자를 완성한다.

이러한 공정방법 역시, 대면적의 정밀도가 높은 리소그래피를 필요로 한다는 점에서는 금속 팁 FEA의 경우와 다를 바가 없으나, 반도체 업계가 오랜 시간에 걸쳐 축적하여 온 기술을 바탕으로

이러한 금속 팁

FEA는 매우 넓은 영역에

걸쳐 형성되며,

한 픽셀내에 수백개의

팁이 존재한다. 이 들

중의 일부에 손상이 가도

FED의 밝기에는 큰 차이가

없으며, 이러한 점이 소자의 수율

및 생산성을 높이는 중

요한 요소가 되고

있다. 그러나, 만일 넓은 영역에

걸쳐 FEA가 균일하지 못하다면,

이는 휘도의 분포를 불

균일하게 할 소지가 있다.



한다는 점에 특징이 있다. 더구나, 자기 정렬형인 장점도 있어, 현재 대략 3개의 회사가 실리콘 팁을 이용한 FED를 개발 중에 있다.

이 중 한 업체인 Micron Display Technology(MDT)사는 Micron Technology사의 자 회사로 메모리 칩의 공급업체인 Micron Semiconductor사의 자매 회사이기도 하다.

이 회사는 연구 개발에 착수한 지 불과 2년 만에 PixTech와 함께 비디오 수준의 컬러 FED 시제품을 선보일 수 있는 세계에서 단 둘뿐인 회사 중의 하나가 되었다. 현재에는 10인치급의 컬러 FED 개발을 향해 매진하고 있는 중이다.

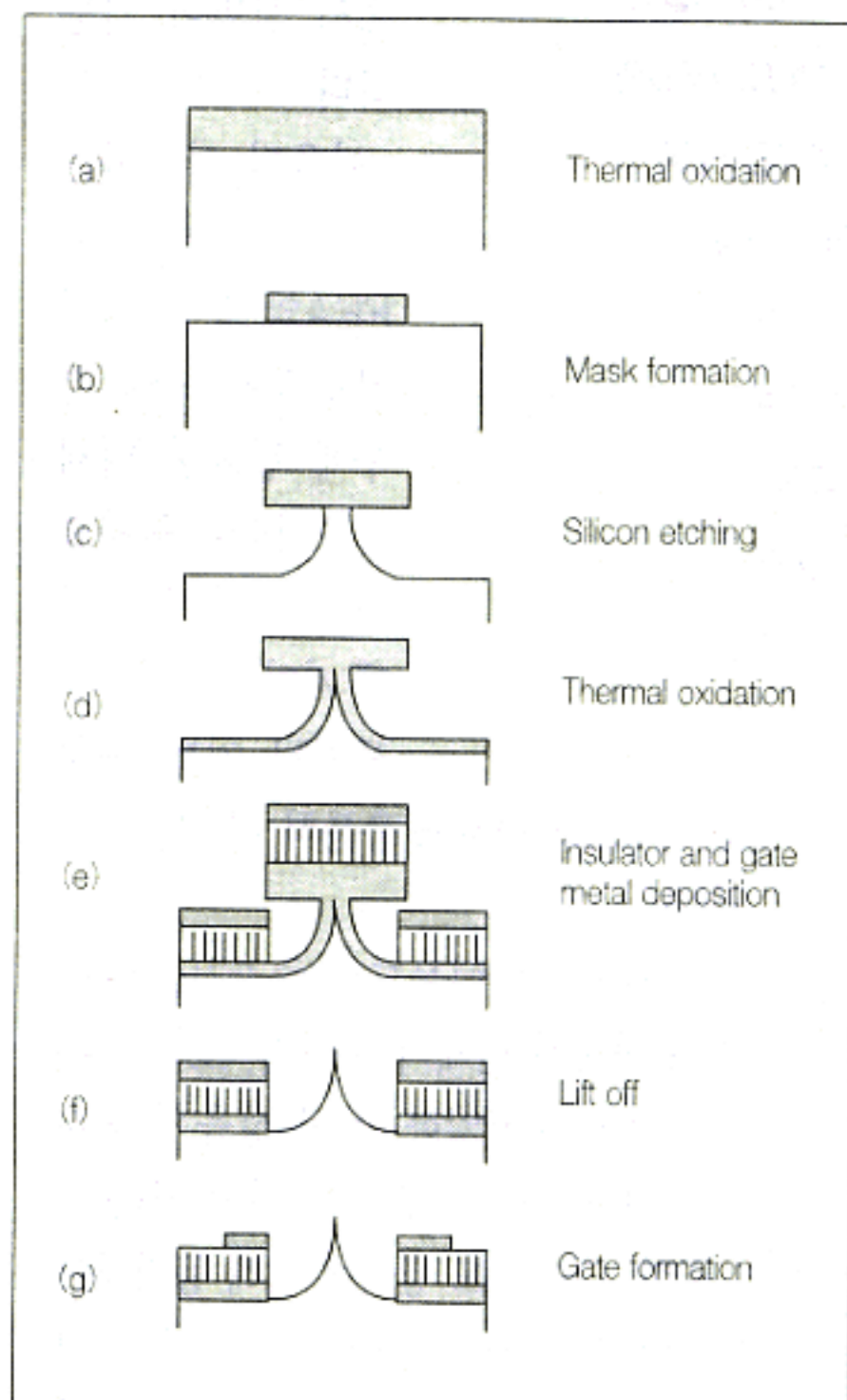
FED Corp.는 IBM의 멀티 칩 모듈 라인을 임대하여 FED 제조설비를 구축한 회사로 낮은 가격의 신속한 제품출하를 목표로 하고 있다. 이 회사는 미국 공군용으로 2.5인치급의 512×512 픽셀을 갖는 FED 및 NIST(National Institute of Standards and Technology)의 연구비 지원에 의하여 7인치급의 컬러 VGA용 FED를 개발중이다. 아울러, Silicon Video사는 실리콘 팁 FED를 개발하고 있는 세번째 회사로 Hewlett-Packard(HP)사로부터 자금을 지원받고 있다.

다이아몬드 FEA

다이아몬드 FEA는 가장 새로운 기술임과 동시에 흥미있는 분야이기도 하다. 미국의 SI Diamond사는 Texas

Univ.에서 개발된 기술을 이용하여, Amorphous Diamond라는 물질을 증착하였는데, 이는 레이저에 의한 국부적인 증발을 이용하여 증착되는 초미세 다이아몬드 결정/graphite 화합물이다.

다이아몬드는 화학적으로 가장 안정된 물질로서 이를 이용하여 FED를 만들면 평균 자유 행정만을 만족시키는 진공도인 10^{-4} torr에서도 동작이 가능한 것으로 알려져 있다. 뿐만 아니라 스페이서의 설계나 기판의 세척, 그리고 소자의 진공 패키징 등이 모두 간단해질 것으로 보고 있다. 이 재료는 $100\text{mA}/\text{mm}^2$ 정도나 되는 전류를 도출



(그림 3) Lift-off 공정에 의한 자기 정렬형 실리콘 팁 FEA의 제조 공정(1)



할 수 있는 것으로 보고되었다.

다이아몬드의 전계 방출 메카니즘은 아직도 명확하게 규명이 되지 않은 상태이다. F-N 식으로부터의 계산에 의하면, 유효 일함수가 0.2에서 0.3 eV 정도인 것으로 나타나는데, 이는 실리콘의 경우 4.5 eV임을 고려할 때 매우 낮은 값이다.

이와 같이 낮은 유효 일함수는 다이아몬드 표면이 전자를 강제로 방출시키려하는 현상, 즉 음(-)의 전자 친화력을 가진다는 점에서 설명이 가능하다.

아울러 다이아몬드 막을 이용한 FEA의 경우, 마이크로 팁을 만들 경우에 필요한 미세 가공기술이 불필요하다는 장점도 함께 가지고 있다. 즉, 프린팅 기법 수준

의 리소그래피로도 충분히 제조가 가능하다.

그러나, 다이아몬드의 증착기술은 아직도 성숙한 단계가 아니며, 또한 넓은 면적에 걸쳐 균일한 방출특성을 얻을 수 있는나도 하나의 관건이 되고 있다.

또한, 다이오드 방식에 의해 동작하므로 비교적 높은 동작 개시 전압(약 350V 정도)이 필요하고 이로 인해 발생하는 스위칭 구동이나 형광체의 내구

성 문제 등도 해결되어야 한다.

SI Diamond사는 125×125 픽셀 수준의 단색 FED 시제품을 선보인 바 있다.

이번 강좌에서는 FED로 들어가는 첫번째 관문으로서, FED 기술의 중요성, 동작원리, 그리고 FED의 핵심 기술들 중의 하나인 FEA 기술에 관하여 살펴 보았다. 제 4 회에서는 역시 FED의 요소 기술로 형광체 기술, 진공 패키징 기술 등에 관하여 언급하고자 한다.

참 고 문 헌

- [1] K.Derbyshire, "Beyond AMLCDs : Field emission display ?", Solid State Technology, p.55 (Nov. 1994)
- [2] K.Betsui, Technical Dig.4th Int.Vacuum Microelectronics Conf., Nagahama, Japan, p.26 (1991)
- [3] R.B.Marcus et al., Appl.Phys.Lett., vol.56, p.236 (1990)
- [4] H.F.Gray et al., US Patent 4,964,946 (1990)
- [5] A.Wagal et al., US Patent 4,987,007 and 5,098,737
- [6] C.Xie et al., Electron field emission from amorphous diamond thin films, Technical Dig.6th Int.Vacuum Microelectronics Conf., Rhode Island, USA (1993)

이번 강좌에서는

FED로 들어가는

첫번째 관문으로서, FED 기술의

중요성, 동작원리, 그리고 FED의

핵심 기술들 중의 하나인 FEA

기술에 관하여 살펴 보았다. 제

4 회에서는 역시 FED의

요소 기술로 형광체 기술,

진공 패키징 기술 등에

관하여 언급하고자 한다.