

LCD 패널 내 구동회로 실장기술

이 보고서에서는 기본적인 액티브 매트릭스 LCD의 구동 원리와 비결정 실리콘을 이용한 게이트 구동회로 집적 기술에 대해 알아보고 a-Si 게이트 구동 회로 집적과 데이터 I/C를 1/3로 절감하는 기술 및 폴리 실리콘 기술을 이용한 시스템 온 글래스(System on Glass) 기술에 대해 차례대로 알아보고자 한다.

글 : 양상혁, 기동현, 박호영 / 고려대학교 전기전자공학과
김석기, 주병권 교수 / 고려대학교 전기전자전파공학부
고려대학교 / www.korea.ac.kr

도입

최근 TFT-LCD 기술은 점차 그 응용 범위가 확대되고 있으며 일반 소비 제품인 노트북, TV, 사무용 제품인 데스크톱 모니터에서는 대부분 LCD 제품을 채용하고 있다. 이런 제품들의 구매에 큰 영향을 주는 조건 중의 하나가 그 가격인데 LCD 메이커들은 구동 IC의 개수를 줄이면서 원가 절감에 나서고 있으며 학계나 연구소들 또한 구동 IC의 수량을 줄일 수 있는 기술을 계속적으로 연구하고 있는 실정이다.

LCD 구동 회로를 유리 위에 집적하는 기술은 LCD 산업에서 점차 중요한 위치를 차지하고 있다. 폴리 실리콘(Poly-Silicon) 기술은 LCD 구동 IC를 사용하지 않고 또 I/C 본딩 공정을 적용하지 않기 때문에 펌 제조 공정 원가를 줄일 수 있다. 따라서 폴리 실리콘 기술은 비결정 실리콘을 사용하는 것에 비해 보다 높은 디바이스 성능을 구현하는 측면에서 보다 적절한 기술로 여겨져 왔다. 이 기술은 구동 회로 뿐 아니라 일부 타이밍 컨트롤 파트의 회로도 유리위에 집적 가능하며 집적도 또한 높다. 하지만 현재까지 대부분의 액티브 매트릭스 방식의 LCD 제작 회사들이 a-Si 기술을 기반으로 제

품을 제작하고 있다. 왜냐하면 Poly-Si 자체의 공정 원가가 a-Si 보다 상대적으로 높기 때문이다.

a-Si TFT-LCD의 개발 초기부터 a-Si를 이용한 구동 회로의 유리 위 집적기술에 대한 시도가 있어 왔다. 지금까지 여러 회사, 학교, 연구소들의 노력으로 a-Si를 이용한 게이트 구동 회로의 유리 위 집적은 기술적으로 가능해졌으며 일부 LCD 패널 업체에서는 양산에 이미 적용하고 있다.

이 보고서에서는 기본적인 액티브 매트릭스 LCD의 구동 원리와 비결정 실리콘을 이용한 게이트 구동회로 집적 기술에 대해 알아보고 a-Si 게이트 구동 회로 집적과 데이터 I/C를 1/3로 절감하는 기술 및 폴리 실리콘 기술을 이용한 시스템 온 글래스(System on Glass) 기술에 대해 차례대로 알아보고자 한다.

액티브 매트릭스 TFT 어레이 구동

액티브 매트릭스 LCD(이하 AMLCD)를 구성하는 TFT-어레이는 그림 1과 같다. RGB 영역으로 구분된 컬러필터가 장착된 CF 기판이 일정한 갭을 유지하며 TFT 어레이 기판의 단위 화소와 1:1 대응이 되도록 결합되어 있다. LCD 화면의 도트 구성은 레드, 그린, 블루를 표현하는 3개의 유닛 픽셀로 구성되지만 TFT 어레이에서 이에 해당하는 단위 화소의 구성은 동일하다.

따라서 도트 수로 나타내는 해상도가 $(m \times n)$ 인 컬러 TFT-LCD의 TFT-어레이는 세로 방향으로 3m개의 데이터 신호배선과 가로 방향으로 n개의 게이트 신호배선이 행렬(matrix) 형태로 배치된다. 단위 화소는 스위치 소자인 TFT

와 액정 전압을 한 프레임 주기 동안 일정하게 유지하기 위한 축적 용량과 투명 전극인 화소 전극으로 구성된다. 가로 방향으로 배치된 하나의 공통된 게이트 신호배선에는 3m개의 TFT의 게이트 전극이 연결되어 있으며 세로 방향으로 배치된 각각이 데이터 신호배선에는 n개의 TFT 소스 전극이 연결된다.

시분할 방식으로 순차적으로 선택된 게이트 신호배선에는 게이트 펄스 전압으로 약 20V의 V_{on} 전압이 인가되어 선택된 게이트 신호배선에 연결된 모든 TFT를 턴온 시킨다. 이때 데이터 신호배선을 통해 각 화소에 해당하는 데이터 전압(V_d)이 소스 드라이버 IC로부터 공급되면 온 상태를 유지하고 있는 TFT를 통해 C_{lc} 와 C_s 를 충전시키면서 화소전극(ITO) 전압을 V_d 로 만들어 준다. 이와 같은 데이터 전압에 해당하는 전압까지의 충전 동작은 한 프레임 주기 동안 일정하게 유지해오던 각각의 화소 전극에 새로운 데이터 전압으로 변경되면서 다음 프레임에서 다시 리프레시 될 때 까지 유지된다.

선택된 게이트 신호배선에 연결된 화소를 충전시킨 후 다른 신호배선 선택 기간 동안 TFT는 오프 상태를 유지하기 위하여 선택되지 않은 모든 게이트 신호배선에는 약 -5V 정도의 V_{off} 전압을 인가하여 TFT를 오프 상태로 유지시켜 데이터 신호배선으로부터 화소 전극을 전기적으로 격리시킨다. 게이트 신호배선이 768개인 XGA급 TFT-LCD를 예로 들면 게이트 신호배선 선택(TFT on) 시간은 $21\mu sec$ 이하이고 각 TFT의 오프 주기는 초당 60프레임의 속도로 리프레시 되기 때문에 16.7msec가 된다.

게이트 LDI는 그림 2에 나타난 각 기능별 개략도 같이 Tcon ASIC으로부터 한 프레임의 시작을 알리는 수직 동기 신호(vertical sync signal)인 STV 신호를 받아 시프트 레지스터(shift register)는 스캔 펄스를 발생시키기 시작하여 클럭 신호인 CPV에 따라 시프트 레지스터의 출력이 차례로 턴온된다. 레벨 시프트에서는 스캔 펄스를 TFT를 온/오프시킬 수 있는 전압으로 변환해주고 출력 버퍼에서는 RC 부하를 갖은 게이트 신호배선을 구동하기에 적절하도록 전류 구동 능력을 향상시켜 주는 회로로 구성되어 있다.

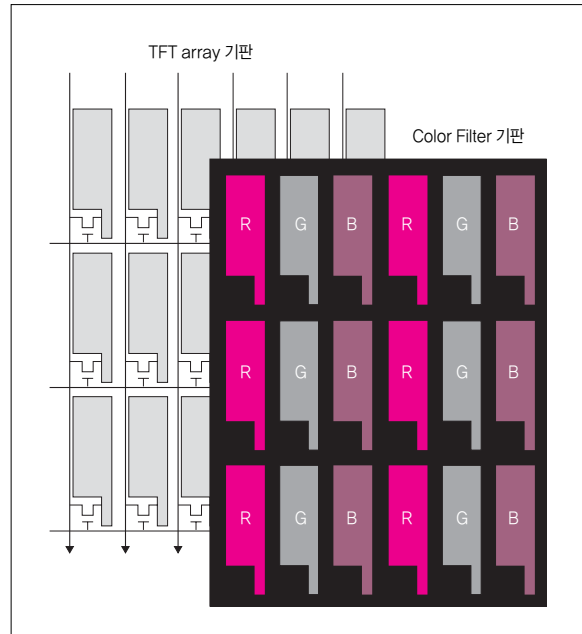


그림 1. 해상도가 $m \times n$ 인 액티브 매트릭스 LCD의 패널 구조^[1]

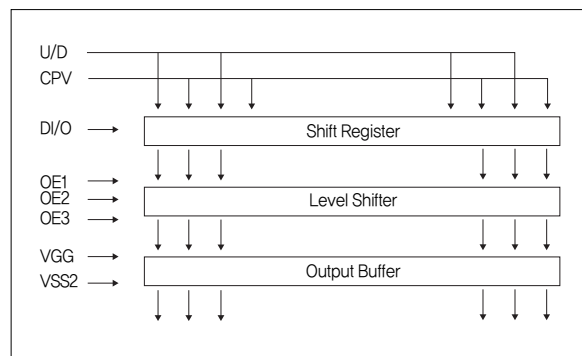


그림 2. 게이트 LDI의 동작 시스템 구성도^[1]

또한 게이트 LDI는 입력 제어 신호(DI/O, U/D) 등에 의해 IC의 출력 채널수와 순차적인 출력 방향 등 동작모드를 LCD 제품 설계자가 선택하여 사용할 수 있도록 한다. 그 이유는 게이트 LDI를 패널의 왼쪽 또는 오른쪽에 부착하여 사용하는 경우에 따라 출력 신호의 발생 순서는 정반대가 되기 때문이다.

게이트 LDI의 스캔 동작을 통해 한 프레임 주기인 $1/60$ 초(16.7msec)동안에 패널에 부착된 전체의 게이트 LDI의 출력 단자에서 한 번씩 게이트 신호배선에 순차적으로 V_{on} 전압

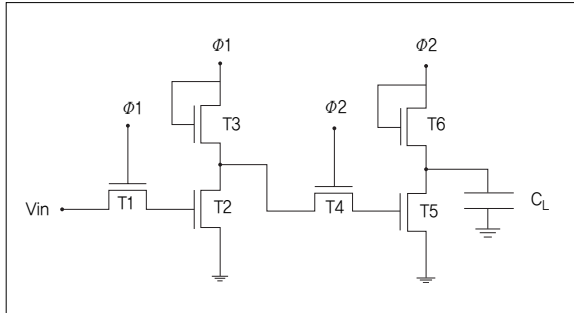


그림 3. a-Si TFT를 사용한 시프트 레지스터 서킷^[2]

이 가해지고 선택되지 않은 모든 게이트 신호배선은 항상 V_{off} 전압이 가해진다. 보통 TFT-LCD에서 V_{on} 전압은 약 15~20V, V_{off} 전압은 -7~-5V 정도를 사용한다.

비결정 실리콘을 이용한 게이트 구동회로 집적

현재 우리가 사용하고 있는 보통의 디스플레이 제품은 CMOS 기술을 사용하여 만든 외부의 게이트, 데이터 구동 IC를 이용하여 구동된다. 이러한 디스플레이 패널 외부의 구동 소자는 TAB(Tape Automated Bonding)라 불리는 본딩 기술을 사용하여 패널과 전기적, 물리적으로 연결된다. 디스플레이 패널의 해상도가 증가하면 구동 IC의 수도 따라서 증가하는데 그 수가 증가할수록 디스플레이 제품의 제조원가는 증가하며, 패널과 구동 IC 간의 접촉점이 늘어나 제품의 신뢰성은 감소하게 되는 단점이 발생한다.

위와 같은 문제점을 해결하는 방법으로 a-Si를 사용하여 게이트, 데이터 구동 회로를 유리 위에 직접 집적하는 방법이 있다. 하지만 비결정 실리콘의 낮은 이동도는 복잡한 디지털 회로를 구성하는데 장애물로 작용한다. 게다가 a-Si를 이용한 회로는 전기적 스트레스에 의해서 임계값 전압이 변화하는 성질이 있어 또 하나의 문제점으로 작용한다. 몇분의 DC 스트레스를 가하더라도 최악의 경우 수 볼트까지 V_{th} 가 변한다. 그 변화량은 인가되는 신호의 주파수와 듀티 사이클에 의존한다.

따라서 a-Si를 이용한 회로를 개발할 때에 원하는 라이프 타임을 얻기 위해서는 전기적 스트레스를 줄이는 세심한 설

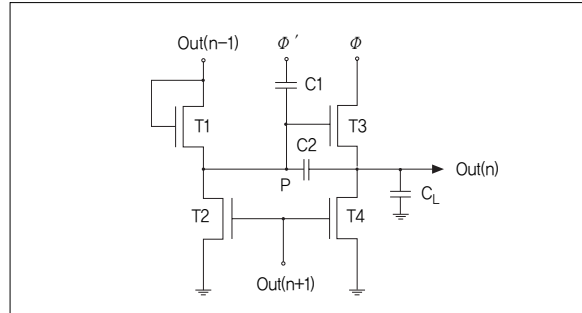


그림 4. 부트스트랩 출력의 게이트 드라이버^[2]

계 방법이 필요하다. 마지막으로, 최근 몇 십 년 동안 CMOS 기술이 보편화된 상황에서 복잡한 회로를 NMOS만으로 설계해야 한다는 점 또한 약점 중의 하나이다.

시프트 레지스터 서킷(Shift Register Circuit)

게이트 구동회로는 한 번의 프레임 시간동안 패널의 모든 열에 한 번씩 신호를 인가해 주는 회로이다. 가장 간단한 게이트 구동회로는 한 개의 시프트 레지스터로 구성되며 로우 스캔(row scan) 속도로 움직이는 펄스를 만들어 낸다.

그림 3은 간단한 시프트 레지스터로 구성된 게이트 구동 회로이다. 시프트 레지스터 체인중 하나의 레지스터는 패스트랜지스터와 인버터, 두 스테이지로 구성되어 있다. 이 회로는 두 개의 겹치지 않는 클록 Φ_1 , Φ_2 을 사용한다. TFT LCD에서는 PMOS 소자를 사용하지 않으므로 반드시 NMOS로만 회로를 설계해야 한다. 소스와 게이트가 연결된 NMOS TFT는 인버터 스테이지의 로드 디바이스로 사용되고, 로드 디바이스의 임계값 전압의 변화를 줄이기 위해 인버터와 패스트랜지스터는 50% 듀티 사이클을 갖는 Φ_1 , Φ_2 에 의해 클록킹된다. Φ_1 이 하이일 때 T1과 T3는 온 상태이다. V_{in} 의 상태에 따라 T2는 온 혹은 오프 상태가 되며 V_{in} 의 반전 신호가 T2의 드레인쪽에 저장된다. Φ_2 가 하이일 때 T4와 T6는 온 상태가 되고 입력 신호는 로드 커패시턴스 C_L 로 옮겨진다. 이 회로는 외부에서 인가되는 하나의 입력 신호와 두 개의 클록 신호가 필요하다. 따라서 만약 이 회로를 디스플레이 패널 위에 집적하면 게이트 구동 IC가 불필요해진다.

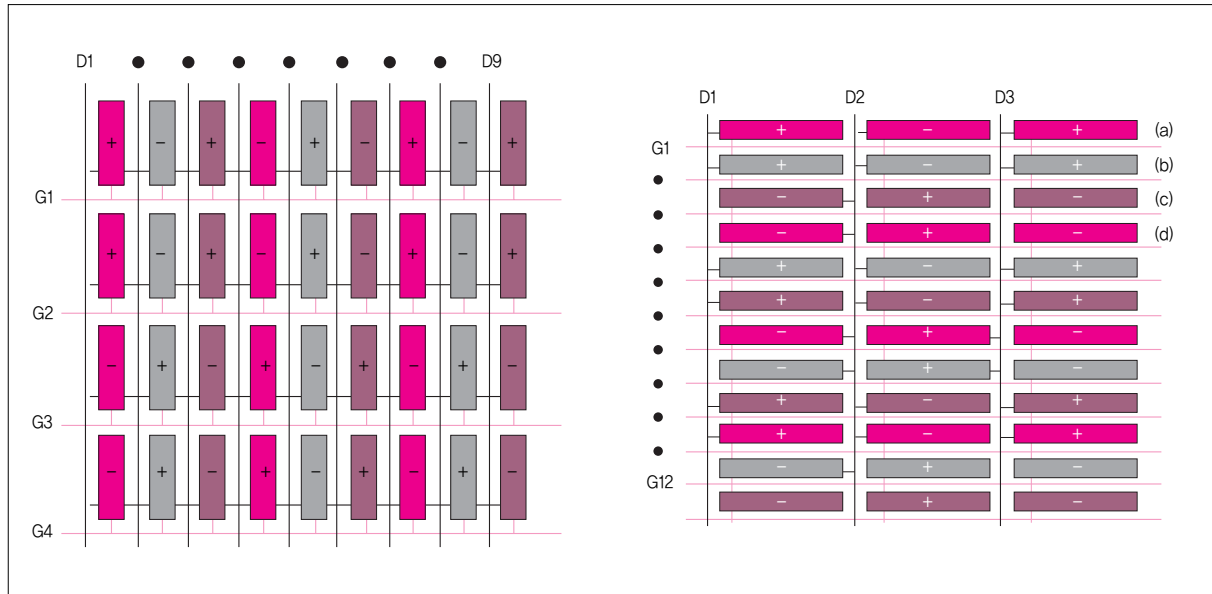


그림 5. 전통적 TFT-LCD 패널 어레이와 새로운 TFT-LCD 패널 어레이^[4]

부트스트랩 기술(Bootstrap Technique)

그림 4는 부트스트랩 기술을 이용한 게이트 드라이버이다. 이 회로는 2개의 상보적 클록 ϕ , ϕ' 을 이용한 동적 시프트 레지스터이다. ϕ 가 로우, ϕ' 이 하이일 때, 앞선 노드로부터의 입력 'Out(n-1)'이 T1로 입력되고 노드 'P'가 입력 전압으로 충전된다. ϕ 가 하이, ϕ' 이 로우로 바뀌면 노드 'P'에서는 부트스트랩 효과에 의해 전압이 증가하는 것으로 느껴지며 T3는 풀업 트랜지스터로 작동하여 Out(n)에 하이 전압을 공급한다. T2와 T4는 다음번 노드의 출력 Out(n+1)이 하이일 때 레지스터를 리셋한다. 이 방식으로 각각의 시프트 레지스터는 해당되는 열이 커져야 할 때만 '하이' 상태가 된다. 노드 'P'는 C1과 C2로부터의 부트스트랩핑 효과에 의해 가장 높은 게이트 전압을 가진다.

a-Si 게이트 구동회로 집적기술을 이용한 데이터 라인 절감 기술

그림 5 왼쪽은 보편적으로 사용되고 있는 TFT LCD의 픽셀 어레이를 보여주고 있다. 각각의 RGB 픽셀들을 수평으로 배치하고, 각 서브 픽셀에 게이트, 데이터 라인을 하나씩 연

결하는 것이 일반적인 픽셀 어레이 구성이다. 예를 들어 WXGA 해상도(1280×800)에서는 3840개의 데이터 라인(1280×3), 800개의 게이트 라인을 사용한다. 이 해상도의 패널을 구동할 때 보통 6개의 642채널 데이터 구동 IC와 2개의 400채널 게이트 구동 IC가 필요하다. 그 개수를 줄일 수 있다면 큰 원가 절감을 통해 가격 경쟁력을 보다 높일 수 있을 것이다.

픽셀 어레이 구조

신규 픽셀 구조는 RGB 서브 픽셀을 세로로 배열하여 각각의 서브 픽셀을 하나의 데이터 라인으로 구동할 수 있도록 설계하여 데이터 라인을 1/3로 줄인다. 즉 데이터 구동 IC의 개수를 1/3로 줄일 수 있다. 반면에 게이트 라인은 3배로 늘어나게 된다. 또한 이 구조에서는 각 서브 픽셀을 2개의 게이트 라인마다 하나의 데이터 라인과 연결시켰다. 그 이유는 플리커링(flickering) 감소와 파워 소모 절감에 적당한 구조이기 때문이다.

드라이빙 계획(Driving Scheme)

전통적 형태에 비해 게이트 라인의 수가 3배 증가하였기

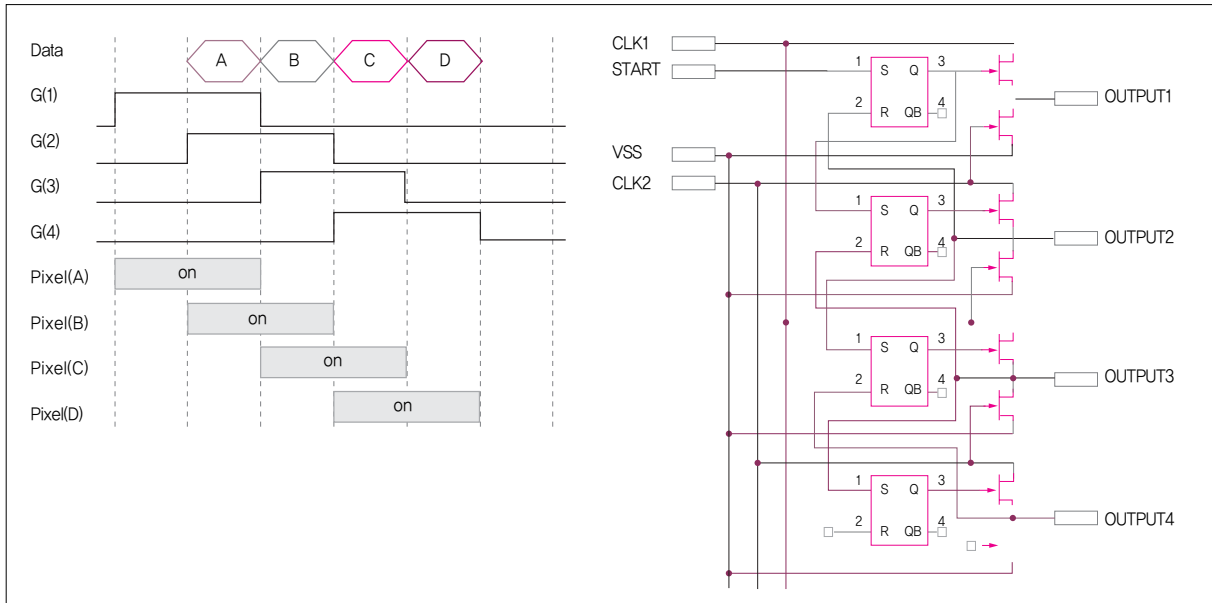


그림 6. 게이트 드라이빙 시그널과 집적회로의 블록 다이어그램^[4]



그림 7. TFT-LCD 모듈 : 전통적 (좌측) 그리고 데이터 I/C 절감 (우측)^[4]

때문에 각 게이트 라인의 차징 시간은 1/3로 감소했다. 이런 열악한 조건을 개선하기 위해 프리 차지 방법을 적용했다. 그림 6 왼쪽은 게이트 펄스의 폭을 2배 확장한 것을 보여주고 있다. 이 방법으로 한 번에 한 라인이 아닌 두 라인을 동시에 차징하는 것이 가능하다. 즉 한 라인을 2번에 걸쳐 차징하는 개념이다. 따라서 게이트 라인이 3배 증가함에 따라 차징 시간이 1/3로 감소하는 것이 2/3로 감소하는 것으로 개선되었다.

a-Si 게이트 구동 회로 집적

게이트 IC의 개수를 줄이기 위해 a-Si를 이용, 게이트 구

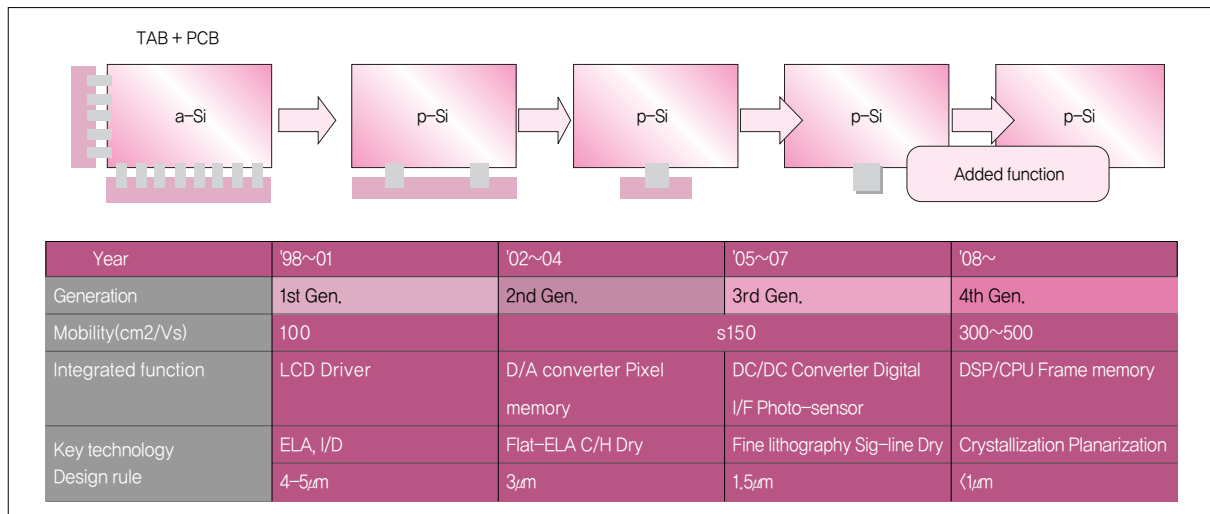
동 회로를 유리 기판 위에 집적한다. 그림 6 오른쪽은 패널의 1~4번째 게이트 라인의 구동 회로 집적을 블록 다이어그램으로 나타낸 것이다. 게이트 구동 회로는 두 개의 클럭 신호와 한 개의 파워서플라이, 한 개의 스타트 신호로 구동한다. 해상도가 1280×800이므로 게이트 라인의 총 합은 $800 \times 3 = 2400$ 개다. 마지막 게이트 라인에는 2400번째 라인의 디스차지를 위해 더미 라인이 추가됐다.

원가 절감

이 새로운 기술은 전통적 유형의 LCD 패널에 비해 데이터 구동 IC를 1/3로 줄일 수 있고, 게이트 구동 IC는 a-Si 집적을 통해 전부 없앨 수 있다. 줄어든 IC의 비용만큼 패널의 제작 원가가 줄어들어 전체 시스템의 가격경쟁력을 높일 수 있는 것이다. 추가로, IC를 패널에 본딩하는 공정도 불필요하며 줄어든 IC 수만큼 구동 PCB의 크기도 축소할 수 있어 원가 절감 효과는 더욱 커진다.

폴리 실리콘을 이용한 시스템 온 글래스 기술 - 1

LTPS(Low-Temperature Polycrystalline Silicon)의 가

그림 8. 시스템 온 글래스 기술 로드맵(System On Glass Technology Roadmap)⁵⁾

장 큰 장점은 다양한 회로를 유리기판 위에 증착시킬 수 있다는 점이다. LTPS는 기본적으로 일반 실리콘 보다 훨씬 낮은 온도에서 좋은 품질의 p-Si를 생산할 수 있는 방법인 ELA(Excimer Laser Annealing)기법을 통해 만들어진다. 1980년대 중반부터 시작된 LTPS TFT LCD는 소형 디스플레이뿐만 아니라 중·대형 디스플레이에도 적용되고 있으며 이에 더하여 보다 부가가치가 높은 디스플레이 제품들에 적용되고 있다.

지금까지 픽셀을 구동하기 위한 주변 회로들을 유리기판 위에 직접 집적화 시켰는데, 이는 연결선들을 줄임으로써 더욱 가볍고 얇은 디스플레이의 구현을 가능하게 해 주었다. 또한 물리적인 충격에도 강하고 연결 터미널들의 간격 제한을 완화해줄 수 있어 높은 해상도의 디스플레이에 유리한 면이 있다. 이에 더해 제품의 생산 시간을 줄일 수 있다는 장점이 있다. 이러한 집적 기술로 인해 간단한 디지털 회로에서부터 DAC, 타이밍 컨트롤러, 메모리 등의 복잡한 회로들을 모두 유리기판위에 집적시킬 수 있게 되었다. 그림 8은 LTPS기술을 바탕으로 한 시스템 온 글래스(SOG) 기술의 발전을 보여준다.

이와 같은 기술의 발전을 토대로 스캐너 디바이스, 터치패널 등과 같은 부가가치를 높인 디스플레이들이 개발되고 있다. 여기서 부가가치라 함은 기존의 기능들을 혼합하여 더욱

상승된 가치를 지니거나, 전혀 새로운 것들을 말한다. 예를 들어 최근에는 휴대폰과 같이 다양한 기능들을 제한된 공간 안에 넣거나, 멀티플 IC들을 1개의 칩에 집적시키는 기술들이 발전하고 있다. 이러한 발전에 발맞추어, 다양한 기능을 LCD 패널에 집적시킬 수 있다면 부가가치를 높인 디스플레이가 될 것이다.

스캐닝 기능의 입력 디스플레이

먼저, 첫 번째로 보통의 디스플레이 안에 스캔 기능을 넣은 '입력 디스플레이'로서의 디스플레이를 소개한다. 스캔 기능을 위해 단위 픽셀 안에 포토 센서를 내장하여 이미지를 디스플레이로 스캔하여 보여줄 수 있다. 그림 9에 입력 디스플레이의 원리에 대한 간략한 그림이 나와 있다. 백라이트에서 나오는 빛이 표면 위에 놓은 이미지에 반사되어 TFT LCD의 포토센서로 전달된다. 센서를 통해 흐르는 전류는 이미지의 반사율에 따라 정해진다. 이러한 픽셀 회로는 기존의 게이트 TFT와 픽셀 전극을 포함한 픽셀 회로와 동일하고, 여기에 p-i-n 다이오드와 커패시터, 증폭기를 포함한다. 이 디스플레이는 크게 세 가지의 주변 회로로 구성될 수 있는데, 데이터 출력 회로, 소스 드라이버, 마지막으로 게이트 드라이버 회로이다. 가장 먼저 데이터 출력 회로는 포토 센서의 신호를 처리하는 역할을 한다. 병렬로 출력된 신호들을 직렬

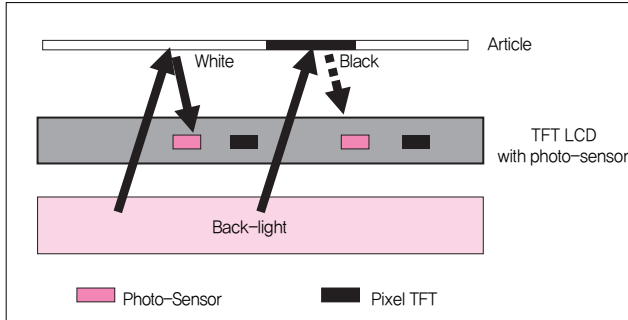


그림 9. 포토 센싱의 원리와 64그레이 레벨의 캡처된 이미지^[5]

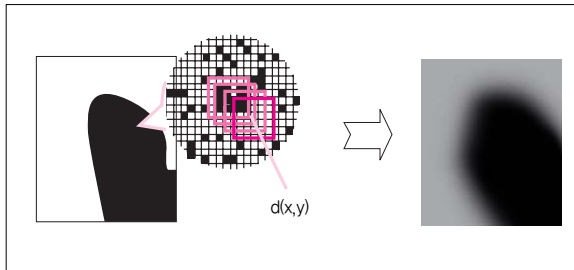


그림 10. 이미지 캡처링 핑거(Image Capturing Finger)^[5]

화하여 소스 드라이버로 보내주면 캡처된 이미지가 디스플레이 상에 나타날 수 있게 된다. 게이트 드라이버는 픽셀 TFT와 센서 회로의 동작을 조절하는 역할을 한다. LTPS로 집적되었기 때문에 이 센서 회로는 연결선들의 수를 거의 절반으로 줄일 수 있다.

그림 9에 8.9cm 크기의 QVGA급 이미지를 캡처하여 64개의 그레이 레벨로 변환한 후 디스플레이 한 실제 이미지를 보여주고 있다.

터치패널

다음으로 소개할 것은 터치패널 기능을 가진 디스플레이이다. 터치패널 기능은 스캔 기능을 가진 디스플레이와 유사하게 픽셀 안에 내장된 포토 센서를 이용한다. 이렇게 함으로써 추가적인 회로 없이 터치패널과 같은 기능을 갖는 디스플레이를 만들 수 있는 것이다. 기존의 방법으로 터치패널을 구현할 때 손가락의 위치를 이미지로부터 찾아내는 방법은 복잡한 알고리즘이 필요하다. 더욱이 찾는 동시에 디스플레이 상에 나타내야 하므로 구현이 더욱 어려워진다. 하지만

픽셀 안에 포토 센서를 내장한 새로운 구조의 디스플레이에서는 손가락이 닿은 부분의 위치를 찾아 그레이 스케일의 이미지 데이터를 직접 얻는 것을 가능하게 한다. 이러한 방법으로 인해 출력 부분의 LSI가 필요 없어지고, 또한 터치패널 시트가 필요 없기 때문에 디스플레이가 더욱 얇아지고 단순해질 수 있다.

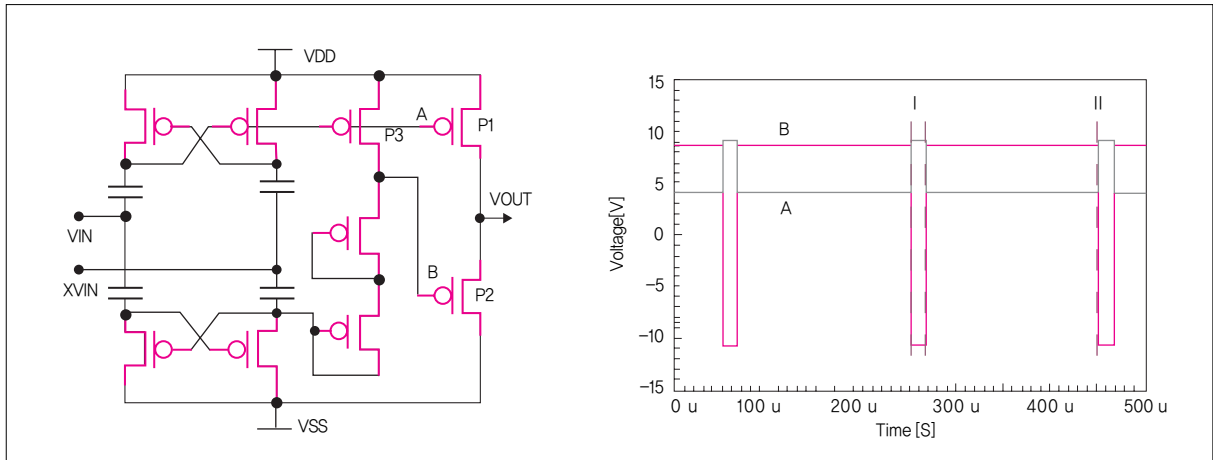
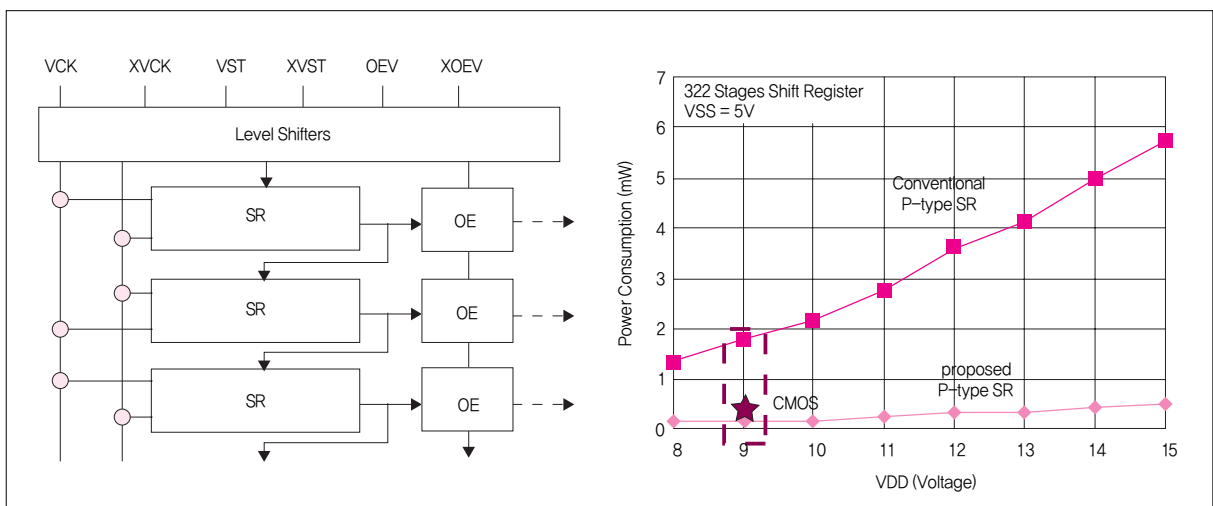
그림 10에 캡처한 손가락의 그레이 이미지가 나와 있다. 제작된 LCD는 3.5인치 크기이며 QVGA 해상도의 LTPS-LCD로 구성된다. 또한 터치 패널 반응 속도는 60Hz이고, 리프레시 주파수 또한 60Hz이다.

Poly Si를 이용한 시스템 온 글래스 기술 - 2

p-type의 구동 회로를 LTPS기술을 사용하여 글래스 위에 집적하면 기존의 방법보다 더욱 싼 가격으로 회로를 만들 수 있고, 소모 전력을 줄일 수 있다. 특히 휴대기기 분야에서는 전력 소모가 낮아야 하고 회로의 집적 수준이 높아야 하기 때문에 p-type LTPS의 개발이 중요한 요소가 될 수 있다. 따라서 패널에서 소모되는 전력을 줄이기 위한 p-type 시프트 레지스터, 저전력 레벨 시프터, 포지티브 앤드 네거티브 전압 p-type DC-DC 변환기들의 개발이 요구된다. 이제부터 p-type으로 만든 여러 가지 구동회로에 대하여 알아볼 것이다.

저전력 P-type 레벨 시프터

레벨 시프터는 낮은 전력 동작을 위해 매우 중요한 회로이

그림 11. 제안된 레벨 시프터와 출력 제어 신호 파형^[6]그림 12. 스캔 드라이버의 블록도와 시프트 레지스터의 전력 비교^[6]

다. 이 회로의 기능은 낮은 입력 전압(5V~0V)를 높은 전압(VDD~VSS)로 변환하는 것이다. 즉 여러 논리 회로들은 낮은 전압으로 동작하고 최종적으로 레벨 시프터를 통해 패널에서 요구하는 높은 전압으로 변환 된다. 그림 11의 왼쪽은 p-type 만을 이용하여 구현한 저전력용 레벨 시프터이다. 입력단에 커플링 커패시터와 래치드 PMOS를 연결하여 신호의 변화가 없는 동안에 전류 소모가 발생하지 않도록 한 구조이다. 이 회로의 동작 원리는 그림 11의 오른쪽에서 살펴볼 수 있다.

구간 I에서는 높은 입력이 들어왔을 때 커플링 커패시터

에 의해 래치드 PMOS에 전압의 변화를 발생시키고 래치드 PMOS는 노드 A의 전압을 VDD까지 끌어 올린다. 노드 B 역시 같은 원리를 통해 낮은 전압으로 변하게 되고 결국, P1은 단락되고 P2는 연결되어 출력 전압이 VSS가 된다. 구간 II는 낮은 입력 전압이 들어왔을 경우 구간 I의 반대 과정을 거쳐서 출력 전압이 VDD가 되는 원리이다.

저전력 P-type 스캔 드라이버

그림 12의 왼쪽은 제안된 레벨 시프터를 이용하여 구현된 스캔 드라이버의 회로도를 나타내고 있다. 이와 같은 스캔

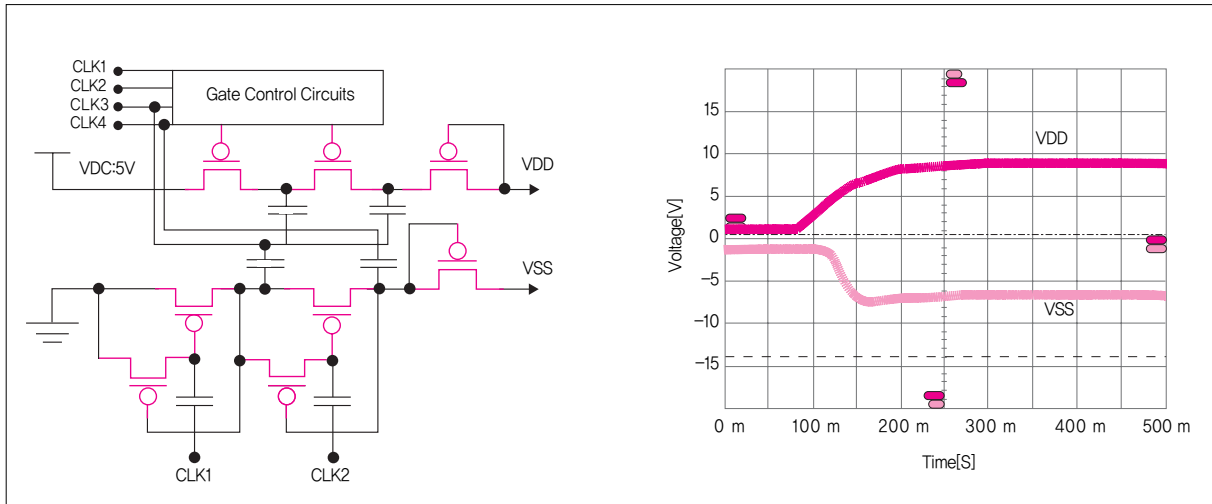


그림 13. DC-DC 변환기 블록도와 DC-DC 변환기의 측정 결과^[6]

드라이버를 사용했을 경우 그림 12의 오른쪽과 같이 기존의 p-type 패널에 비해 현저히 개선된 전력 소모를 살펴볼 수 있으며 c-type 패널과 비교하여도 약간의 개선이 있음을 확인할 수 있다.

P-type DC-DC 변환기

그림 13의 왼쪽은 포지티브, 네거티브 전압 DC-DC 변환기에 대한 블록도이다. 집적된 DC-DC 변환기는 유리 위에 구현되었다. p-type DC-DC 변환기는 50kHz의 주파수를 갖는 5V의 클록 신호를 통해서 9V DC 전압과 -6V DC 전압을 생성해낸다. 포지티브, 네거티브 DC-DC 변환기의 측정 결과는 그림 13 오른쪽에 나타나 있다. 측정 결과를 통해 알 수 있듯이 제안된 DC-DC 변환기는 p-type 스캔 드라이버, 레벨 시프터의 동작에 필요한 포지티브, 네거티브 전압 원들을 생성해 낼 수 있다.

이상으로 p-type으로 구현한 레벨 시프터, 스캔 드라이버, DC-DC 변환기의 회로와 동작을 알아보았다. 이렇게 p-type으로 구동 회로 패널에 구현하면 c-type 패널에 비해 공정이 단순화됨으로써 가격 경쟁력을 가질 수 있다. 또한 패널 위에 회로를 집적함으로써 구동 IC의 가격을 줄일 수 있다. 이는 패널 위에 여러 가지 구동 회로들을 집적함으로써 구동 IC에 요구되는 회로를 대폭 줄일 수 있기 때문이다.

향후 전망

이상으로 TFT LCD의 구동회로 집적기술에 대해 기존의 방법인 비결정 실리콘을 이용한 게이트 구동 회로와 데이터 라인, 그리고 보다 발전된 기술인 LTPS를 이용한 시스템 온 글래스 기술에 대한 방법과 예시들을 알아보았다. 반도체 업계에서 SOC, 즉 하나의 IC에 모든 기능을 집적하는 시스템 온칩이 중요한 지향점인듯이, 디스플레이 업계에서는 SOG, 즉 시스템 온 글래스라는 목표를 향해 나아가고 있다고 볼 수 있다.

본문에서 다루었던 TFT LCD에서 다양한 구동 회로와 응용 예제들과 같이, 앞으로는 하나의 LCD 유리 기판에 반도체를 모두 내장함으로써 LCD 패널만으로 TV 또는 그 이상의 기능을 수행하자는 것이 바로 SOG의 목표라 할 수 있다. 이로 인한 디스플레이 업계의 기술 경쟁이 매우 치열한데, 그 정점에는 역시 한국과 일본의 업체들이 있다.

종합적으로 일본과 한국의 SOG 기술 수준을 비교해 보면 일본 업체들은 다결정 실리콘을 형성한 후 메모리나 구동회로 외에도 대부분의 회로를 유리 기판에 집적하는 단계에까지 도달한 반면, 한국 업체들은 회로의 집적이나 원가 경쟁력에서 1년 정도 뒤쳐져 있는 것으로 보인다. 그 예로 현재 중소형 TFT-LCD 시장 점유율 1위 업체인 샤프는 2002년부



그림 14. NEC의 D램이 내장된 1.1인치 160×120 해상도 LCD [EE TIMES, 2007,5]




그림 15. 삼성전자가 개발한 두께 2.6mm, 크기 2.22인치 QVGA(240×320)급 양면 LCD

터 독자적인 결정화 기술인 CGS를 적용한 기판을 양산하고 있다. CGS는 레이저 방식과 금속촉매 방식을 결합하여 고품질의 다결정 실리콘을 형성하는 기술이다. 또한 도시바와 마쓰시다의 합작사인 TMD는 엑시머 레이저를 활용한 기술을 도입하여 기판을 생산하고 있는데 지속적으로 신규라인을 건설하여 월 천백만개의 생산 능력을 확보하고 있다. 일본의 또 다른 회사인 NEC는 2007년 5월, LCD 디스플레이에 D램을 내장하는 기술을 개발했다. NEC는 2마이크론 공정을 사용해 저온 p-Si TFT를 40만 게이트짜리 D램 안에 심어 넣었다. 게이트 드라이버, DC/DC 컨버터, 디지털/아날로그 컨버터, 메모리 컨트롤러 등 각종 주변회로도 모두 디스플레이 셀 안에 통합되었다. 이 통합회로는 1.1인치 디스플레이와 맞먹는 면적을 가진다.

우리나라에서는 삼성전자가 독자적인 기술로 SLS를 개발해 기판 생산에 활용하고 있다. SLS는 레이저 방식을 연속적으로 적용하여 고품질의 다결정 실리콘을 형성하는 기술로, CGS와 마찬가지로 실리콘 결정 특성이 매우 우수한 것으로 알려져 있다. 삼성전자는 2007년 1월, 세계최초로 양면 LCD를 개발하면서 기존의 방법으로는 게이트용 출력 채널이 두 배로 증가해서 구동칩의 크기가 커지게 되지만, ASG(Amorphous Silicon 게이트)를 적용해 구동 칩의 크기 증가 없이 더블 사이드 LCD 패널을 구현하였다.

이 밖에도 소니, 산요와 같은 일본 업체들과 LG필립스 LCD등의 한국 업체들도 최근 다결정 실리콘에 대한 투자를

늘려가고 있다. 이런 과감한 투자와 경쟁으로 소비자 입장에서서는 차세대 디스플레이를 빨리 만나볼 수 있을 것이고 품질도 더욱 좋아질 것이나, 현재 디스플레이 세계시장에서 선두 자리를 한국에 빼앗긴 일본이 차세대 디스플레이 분야에서만은 그 전철을 밟지 않기 위해 과감한 투자와 철저한 기술 보호 노력을 기울이고 있고, 양산 단계에서는 최고의 노하우를 보유하고 있는 우리 업체들 또한 핵심기술을 빠르게 개발하고 있어 향후 경쟁이 치열해 질 것으로 보인다. 

참고 문헌

- [1] 김상수, 김현재, 이신두 "디스플레이 공학 1 (LCD)" p.218
- [2] S.M. Venugopal, "Flexible active matrix 디스플레이s and integrated amorphous silicon source drivers", Ph.D thesis, Arizona State University 2007
- [3] Y.H.Jang, S.Y.Yoon, B.Kim, M.D.Chun, H.N.Cho, S.C.Choi, N.W.Cho, S.H.Jo, K.S.Park, T.W.Moon, C.D.Kim, I.J.Chung, "A-Si TFT Integrated 게이트 Driver with AC-driven Single Pull-down Structure, SID06 Digest, p.208 (2006)
- [4] Y.S.Lee, H.W.Park, S.H.Moon, T.S.Kim, K.C.Lee, B.H.Berkeley, S.S.Kim, "Advanced TFT-LCD Data Line Reduction Method", SID06 Digest, p.1083 (2006)
- [5] T.Nishibe, H.Nakamura, "Value-Added Circuit and Function Integration for SOG (System On Glass) Based on LTPS Technology, SID06 Digest, p.1091 (2006)
- [6] S.H.Yeh, W.T.Sun, C.C.Pai, H.S.Chou, C.S.Yang, "System on Glass LTPS LCD using P-type TFTs", SID06 Digest, p.1177 (2006)
- [7] www.eetimes.com[EE TIMES](2007,5)
- [8] www.sec.co.kr[삼성전자](2007,1)